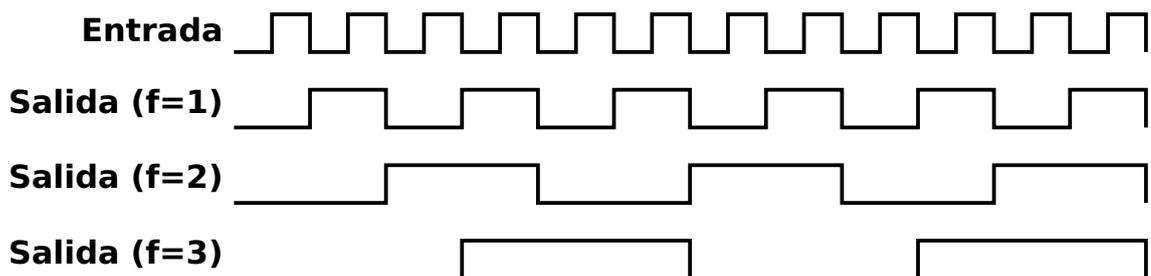


Guía de Solución para el Trabajo Práctico Número 2

Problemas Propuestos

- 2) Se desea conectar a un CPU08 un dispositivo que requiere 8 direcciones de memoria para su correcto funcionamiento.
 - a) Indique cómo sería la conexión para que trabaje entre las direcciones **\$0340** y **\$037F**.
 - b) Agregue otro dispositivo idéntico que trabaje en el mismo espacio de direcciones.
 - c) ¿Cuál es la cantidad máxima de dispositivos que puede ubicar entre esas direcciones?

- 5) Se desea implementar un prescaler (divisor de frecuencias) destinado a generar una señal de reloj a partir de otra señal de reloj externa de una frecuencia mayor. Este prescaler dividirá la frecuencia externa en un factor programable de 1 a 16.



Para ello se puede utilizar un contador (74HC191), un comparador (74HC85), un registro (74HC377) y un flip-flop JK (74HC107). El registro será utilizado para elegir el factor de división, y estará mapeado en la dirección **\$0040**. Se pide:

- a) Dibuje el diagrama general del hardware, indicando todos los elementos e interconexiones necesarias.
- b) Escriba el pseudocódigo necesario para poner en funcionamiento el circuito con un factor de división igual a 7.

Soluciones Completas

- 2)
 - a) Lo primero que debe hacerse es identificar los bits que coinciden entre ambas direcciones límite.

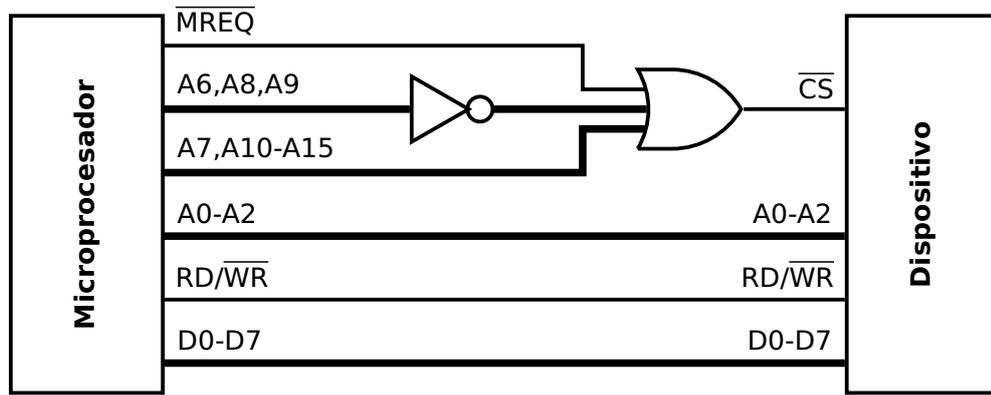
| | A15 | A14 | A13 | A12 | A11 | A10 | A9 | A8 | A7 | A6 | A5 | A4 | A3 | A2 | A1 | A0 |
|--------|-----|-----|-----|-----|-----|-----|----|----|----|----|----|----|----|----|----|----|
| 0x0340 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0x037F | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | 1 |

Con esta información armamos un circuito que genere la habilitación del dispositivo cuando los bits coincidentes en las direcciones límites toman el valor determinado:

$$\overline{A15} \quad \overline{A14} \quad \overline{A13} \quad \overline{A12} \quad \overline{A11} \quad \overline{A10} \quad A9 \quad A8 \quad \overline{A7} \quad A6$$

La salida del circuito armado debe conectarse al Chip Select del dispositivo. Se debe tener en cuenta que en el circuito debe incluirse el Memory Request como entrada y que el Chip Select del dispositivo se habilita negado.

Dado que el dispositivo requiere ocho direcciones de memoria para funcionar es claro que dispone de tres líneas de dirección A0 a A2, las cuales conectamos los bits correspondientes A0 a A2 del bus de direcciones del microprocesador. Los ocho bits de datos D0 a D7 del dispositivo se conectan al bus de datos del microprocesador. Finalmente el bit ReadWrite del microprocesador se conecta al bit ReadWrite del dispositivo.



b) Los bits usados para seleccionar el dispositivo van de A15 hasta A6, incluidos. Los bits para seleccionar las direcciones del dispositivos van de A2 hasta A0, incluidos. Por lo tanto, los bits A5 A4 A3 no son tenidos en cuenta, esto genera redundancia.

Para agregar un nuevo dispositivo podemos usar cualquiera de esos tres bits, ingresándolo al circuito que genera la habilitación del dispositivo. Debe observarse que en el circuito de habilitación del primer dispositivo ingresará negado, mientras que en el circuito de habilitación del segundo dispositivo ingresará sin negar (o viceversa). Una posible solución será:

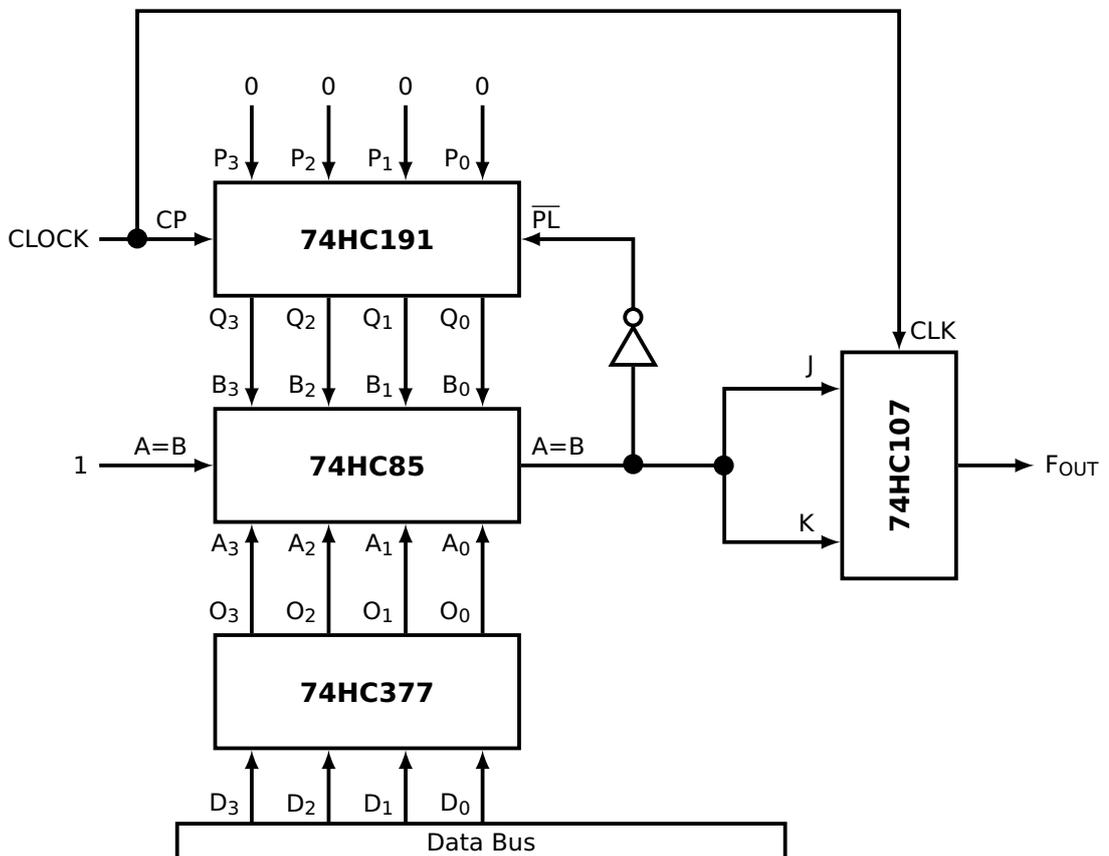
$$\begin{matrix} \mathbf{CS1} & \overline{A15} & \overline{A14} & \overline{A13} & \overline{A12} & \overline{A11} & \overline{A10} & A9 & A8 & \overline{A7} & A6 & \overline{A5} \\ \mathbf{CS1} & \overline{A15} & \overline{A14} & \overline{A13} & \overline{A12} & \overline{A11} & \overline{A10} & A9 & A8 & \overline{A7} & A6 & A5 \end{matrix}$$

El resto de las conexiones no sufre modificaciones

c) Debido a que existen 3 bits (A5 A4 A3) que no son usados ni en el circuito de habilitación ni en el selector de memoria de datos, genera una redundancia de 2^3 , esto es 8 veces. Por lo tanto, pueden conectarse hasta 8 dispositivos idénticos sin redundancia.

5)

a)



El valor del factor de división de frecuencia se ingresa al registro 74HC377 desde el micro a través de los bits D0 a D3. Los bits de salida del registro Q0 a Q3 son ingresados al comparador 74HC85 a través de los bits A0 a A3. La otra entrada del comparador es alimentada por el contador 74HC191 desde los bits Q0 a Q3.

La salida del comparador 74HC85 resetea al contador a través del bit \overline{PL} cuando los valores comparados son idénticos, esto es cuando la cantidad de ciclos de reloj transcurridos iguala al valor del factor de divisor de frecuencia.

A su vez, la salida del comparador está conectada al flip flop JK 74HC107, que invierte su salida cada vez que el comparador detecta que la cantidad de ciclos de reloj transcurridos coincide con el valor de factor de división de frecuencia establecido.

- b)
- $R0 \leftarrow 0x0040$ // Puntero a la dirección de memoria
 - $R1 \leftarrow 7$ // Cargar el valor 7 en R1
 - $MEM[R0] \leftarrow R1$ // Almacenar el valor de R1 en la dirección apuntada por R0
 - Bucle infinito